

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月 26日
Date of Application:

出願番号 特願 2003-048498
Application Number:

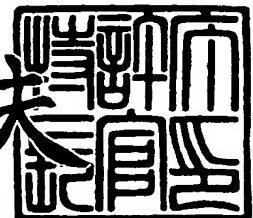
[ST. 10/C] : [JP 2003-048498]

出願人 株式会社ルネサステクノロジ
Applicant(s):

2003年10月22日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 H03000241
【提出日】 平成15年 2月26日
【あて先】 特許庁長官殿
【国際特許分類】 G06K 17/00
【発明者】
【住所又は居所】 東京都小平市上水本町五丁目 20番1号 株式会社日立
製作所 半導体グループ内
【氏名】 森 真琴
【発明者】
【住所又は居所】 東京都小平市上水本町五丁目 20番1号 株式会社日立
製作所 半導体グループ内
【氏名】 廣澤 成祐
【発明者】
【住所又は居所】 東京都小平市上水本町五丁目 20番1号 株式会社日立
製作所 半導体グループ内
【氏名】 四方 淳史
【特許出願人】
【識別番号】 000005108
【氏名又は名称】 株式会社日立製作所
【代理人】
【識別番号】 100080001
【弁理士】
【氏名又は名称】 筒井 大和
【電話番号】 03-3366-0787
【手数料の表示】
【予納台帳番号】 006909
【納付金額】 21,000円

【提出物件の目録】

【物件名】	明細書	1
【物件名】	図面	1
【物件名】	要約書	1
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 メモリカード

【特許請求の範囲】

【請求項 1】 複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、

外部から発行されたコマンドに基づいて前記不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

前記不揮発性半導体メモリは、2つ以上のファームウェアを格納可能に構成され、

前記コントローラは、

前記ファームウェアを格納する揮発性半導体メモリを備え、ファームウェア選択指示が有効になると、前記揮発性半導体メモリに格納可能な2つ以上のファームウェアから、任意の1つの前記ファームウェアを選択して前記揮発性半導体メモリに格納し、前記揮発性半導体メモリにアクセスして前記ファームウェアによる処理を実行することを特徴とするメモリカード。

【請求項 2】 請求項1記載のメモリカードにおいて、前記不揮発性半導体メモリは、ある電圧レベルのしきい値を複数設定し、1ビット以上のデータを1つの前記不揮発性メモリセルに記憶する多値フラッシュメモリであることを特徴とするメモリカード。

【請求項 3】 請求項1または2記載のメモリカードにおいて、前記不揮発性半導体メモリのデータ読み出し単位は、512バイト以上であることを特徴とするメモリカード。

【請求項 4】 請求項1～3のいずれか1項に記載のメモリカードにおいて、前記不揮発性半導体メモリに格納される2つ以上のファームウェアのうち、少なくとも1つは、セキュア機能を有したプログラムであることを特徴とするメモリカード。

【請求項 5】 請求項1～4のいずれか1項に記載のメモリカードにおいて、前記コントローラは、前記不揮発性半導体メモリのファームウェア管理領域に格納されたファームウェア識別情報を用いて前記揮発性半導体メモリに格納する

ファームウェアを検索することを特徴とするメモリカード。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、メモリカードに関し、特に、不揮発性メモリを用いたメモリカードの多機能化に適用して有効な技術に関するものである。

【0002】

【従来の技術】

パーソナルコンピュータや多機能端末機などの記憶装置として、メモリカードが急速に普及している。近年の高性能化の要求に伴って、メモリカードに搭載される半導体メモリとして、たとえば、電気的に一括消去、書き換えが可能であり、大容量のデータを保持できるフラッシュメモリなどの不揮発性メモリが用いられている。

【0003】

このようなメモリカードにおいては、制御プログラムが該メモリカードに設けられたROM（R e a d O n l y M e m o r y）などに格納されている。また、制御プログラムに対するパッチプログラムやROMに格納された制御プログラムの機能を拡張する追加制御プログラムなどのファームウェアがフラッシュメモリに格納されている場合もある。

【0004】

このファームウェア（以下、ファームオンフラッシュという）は、自由に何度も書き換えが可能であり、製品となっても、変更、機能の追加などを容易に行うことができる。

【0005】

また、マルチメディアカードなどにおいては、ファームウェアによってコマンド、データ形式の有効／無効をそれぞれ設定するものがある（たとえば、特許文献1）。

【0006】

さらに、I Cカードにおいては、ROM内のコマンドテーブルとは別にEEP

ROM (E l e c t r i c a l y E r a s a b l e a n d P r o g r a m m a b l e ROM) などの不揮発性メモリ内にコマンドテーブルを設け、ROM内のコマンドテーブルが第三者に知られたり、知られる恐れがあるときに、該不揮発性メモリ内にコマンドテーブルを用いるものがある（たとえば、特許文献2参照）。

【0007】

【特許文献1】

特願2001-278585号

【0008】

【特許文献2】

特開平7-44672号公報

【0009】

【発明が解決しようとする課題】

ところが、上記のようなメモリカードにおいては、次のような問題点があることが本発明者により見い出された。

【0010】

すなわち、ファームオンフラッシュは、メモリカードの起動時などにコントローラに設けられたCPUのワークエリアとして用いられるRAM (R a n d o m A c c e s s M e m o r y) に展開されることになるので、RAMに展開可能な該ファームオンフラッシュのデータ容量に制限が生じてしまうことから、1つのファームオンフラッシュのみが備えられることになる。

【0011】

そのため、ファームオンフラッシュによる追加機能やプログラム修正なども制限を受けることになってしまい、メモリカードの利便性が損なわれてしまう恐れがある。

【0012】

また、不揮発性メモリ内にコマンドテーブルを有するICカードにおいて、該ICカードでは、不揮発性メモリとコントローラとが1つの半導体チップに形成され、さらにEEPROMでは通常バイト単位でのランダムアクセスが可能とさ

れているが、メモリカードでは、不揮発性メモリとコントローラとが別の半導体チップにそれぞれ形成されており、不揮発性メモリへのアクセス単位もたとえば、512バイト単位などのシーケンシャルアクセスとされている。

【0013】

よって、メモリカードの場合、不揮発性メモリにファームオンフラッシュを格納し、コントローラによって該ファームオンフラッシュを読み出す構成では、コントローラとの動作速度が異なるために、データの読み出し、およびデータ転送速度のオーバヘッドが大きくなってしまうという問題がある。

【0014】

本発明の目的は、複数のファームオンフラッシュを有し、ファームオンフラッシュを任意に選択することにより、プログラムの追加修正や変更などを行うことのできるメモリカードを提供することにある。

【0015】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0016】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0017】

すなわち、複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、該不揮発性半導体メモリは、2つ以上のファームウェアを格納可能とし、該コントローラは、ファームウェアを格納する揮発性半導体メモリを備え、2つ以上のファームウェアが格納されている場合にファームウェア選択指示があると、揮発性半導体メモリに格納された2つ以上のファームウェアから、任意の1つのファームウェアを選択して揮発性半導体メモリに格納し、コントローラは揮発性半導体メモリにアクセスしてファームウェアによる処理を実行するものである。

【0018】**【発明の実施の形態】**

以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0019】

図1は、本発明の一実施の形態によるメモリカードのブロック図、図2は、図1のメモリカードに設けられたフラッシュメモリにおける内部構成の説明図、図3は、図2のフラッシュメモリに設けられた管理領域における構成説明図、図4は、図1のメモリカードによるパラメータによってファームオンフラッシュを選択する際のメモリカードのフローチャート、図5は、図1のメモリカードによるファームオンフラッシュ選択用コマンドを用いてファームオンフラッシュを選択してロードする場合のフローチャート、図6は、図1のメモリカードによるプログラム実行中にファームオンフラッシュを選択する場合のフローチャート、図7は、図1のメモリカードによる選択したファームオンフラッシュを識別コードを用いて検索するフローチャート、図8は、図1のメモリカードによる選択したファームオンフラッシュを検索範囲を指定して検索するフローチャートである。

【0020】

本実施の形態において、メモリカード1は、デジタルビデオカメラ、携帯電話、携帯音楽プレーヤやパソコン用コンピュータなどにおけるホスト機器HTの外部記憶メディアとして用いられる。

【0021】

メモリカード1は、図1に示すように、複数個のフラッシュメモリ（不揮発性半導体メモリ）2、ならびにコントローラ3から構成される。フラッシュメモリ2は、電気的にデータの書き換え、消去が可能な不揮発性半導体メモリである。ここでは、フラッシュメモリ2が複数個設けられているが、該フラッシュメモリ2は1つ以上であればよい。

【0022】

このフラッシュメモリ2には、内蔵ROM6に格納されているプログラムとは別にパッチプログラムなどの機能の追加や変更、修正などを行うプログラムであるファームオンフラッシュ（ファームウェア）FOF1～FOF3が格納されて

いる。

【0023】

なお、ここでは、3つのファームオンフラッシュF OF 1～F OF 3がフラッシュメモリ2に格納されているものとするが、該フラッシュメモリ2に格納されるファームオンフラッシュの数は、3つ以上、または3つ以下のいずれかであってもよい。

【0024】

コントローラ3は、ホスト機器HTと接続されており、フラッシュメモリ2の制御を司り、フラッシュメモリ2に格納されたプログラムやデータなどを読み出してホスト機器HTへ出力し、またはホスト機器HTから入力されたプログラムやデータの書き込み動作指示を行う。

【0025】

また、コントローラ3は、コントロールロジック4、内蔵RAM（揮発性半導体メモリ）5、内蔵ROM6、および外部RAM7などから構成されている。コントロールロジック4は、コントローラ3におけるすべての制御を司る。

【0026】

内蔵RAM5は、SRAM（Static RAM）などの揮発性メモリであり、コントロールロジック4に設けられたCPUのワークエリアとして用いられる。内蔵ROM6は、コントロールロジック4を動作させる制御プログラムなどが格納されている。外部RAM7は、フラッシュメモリ2に格納されているファームオンフラッシュF OF 1～F OF 3のいずれか1つがロードされるメモリである。

【0027】

図2は、フラッシュメモリ2における内部構成の説明図である。

【0028】

フラッシュメモリ2は、ユーザアクセス領域A1、およびユーザアクセス不可領域A2から構成されている。

【0029】

ユーザアクセス領域A1は、ユーザが使用できるデータブロック領域R1と、

該データブロック領域を管理するためのデータが格納される管理領域K1とから構成されている。

【0030】

ユーザアクセス不可領域A2は、ユーザによるアクセスが不可能な領域であり、データブロック代替領域R2、FOF領域R3、CIS・ID・パラメータ領域R4、ならびに代替テーブル領域R5から構成されている。

【0031】

また、これらデータブロック代替領域R2、FOF領域R3、CIS・ID・パラメータ領域R4、および代替テーブル領域R5には、管理領域K2～K5がそれぞれ設けられている。

【0032】

データブロック代替領域R2は、データブロック領域において不良が発生した際に代替される領域であり、管理領域K2は、データブロック代替領域R2を管理する情報を格納する。

【0033】

FOF領域R3は、ファームオンフラッシュFOF1～FOF3が格納される領域であり、管理領域（ファームウェア管理領域）K3は、FOF領域R3を管理する情報を格納する。

【0034】

CIS・ID・パラメータ領域R4は、メモリカード1のドライブ情報ID（Identify Drive Information）、メモリカード1の名前、種類、機能などの情報とCIS（Card Information Structure）、および各種のパラメータなどが格納される領域であり、管理領域K4は、これらCIS・ID・パラメータ領域R4を管理する情報を格納する。代替テーブル領域R5は、エリア代替領域情報を格納する領域であり、管理領域K5は、代替テーブル領域R5を管理する情報を格納する。

【0035】

また、管理領域K3における構成について図3の構成説明図を用いて説明する。

【0036】

図示するように、管理領域K3には、良セクタコード、ファームオンフラッシュNo.、識別コード（ファームウェア識別情報）、および管理ECC情報などが格納されている。

【0037】

良セクタコードは、FOF領域R3の各セクタが正常か異常かを示すコードである。ファームオンフラッシュNo.は、各々のファームオンフラッシュFOF1～FOF3に割り付けられた番号である。

【0038】

識別コードは、FOF領域R3に格納された各ファームオンフラッシュFOF1～FOF3のブロック（以下、FOFブロック）であることを示すコードであり、FOFブロックを検索する際に用いられる。管理ECC情報は、データ訂正を行う際に用いられるECC（Error Correcting Code）情報である。

【0039】

次に、本実施の形態のメモリカード1における作用について説明する。

【0040】

始めに、パラメータによってファームオンフラッシュFOF1～FOF3の選択指示（ファームウェア選択指示）が行われる際のメモリカード1の動作について、図4のフローチャートを用いて説明する。

【0041】

この場合、パラメータセクタにファームオンフラッシュFOF1～FOF3の選択ビットを設け、該選択ビットによって選択されたファームオンフラッシュのロードはパワーオン時などのリセットシーケンスで行われる。

【0042】

まず、リセットシーケンスにおいて、コントローラ3のCPUは、フラッシュメモリ2のCIS・ID・パラメータ領域R4から必要なパラメータセクタをリードし、外部RAM7に格納する（ステップS101）。

【0043】

その後、リードしたパラメータセクタから、選択するファームオンフラッシュ N_{o.} を取得する（ステップ S 102）。そして、フラッシュメモリ 2 の管理領域 K 3 における識別コードを参照し、該フラッシュメモリ 2 に FOF 領域 R 3 があるか否かを検索する（ステップ S 103）。

【0044】

このステップ S 103 の処理において、FOF 領域 R 3 が存在する場合には、該 FOF 領域 R 3 内の FOF ブロックを検索する処理を行う（ステップ S 104）。

【0045】

また、FOF 領域 R 3 が存在しない場合、CPU は内蔵 ROM 6 にアクセスし、該内蔵 ROM 6 に格納されているプログラムに基づいてメモリカード 1 を動作させる。

【0046】

次に、ファームオンフラッシュ選択用コマンドを用いて、ファームオンフラッシュの選択指示が行われる場合のメモリカード 1 における動作について、図 5 のフローチャートを用いて説明する。

【0047】

まず、ホスト機器 HT などからファームオンフラッシュ選択用コマンドを受けると、CPU は、該ファームオンフラッシュ選択用コマンドをコントロールロジック 4 に設けられたタスクファイルレジスタにセットする（ステップ S 201）。このタスクファイルレジスタは、通常のコマンドと同様に、ホスト機器 HT とデータをやり取りするレジスタである。

【0048】

その後、有効にしたいファームオンフラッシュ N_{o.} をタスクファイルレジスタにセットする（ステップ S 202）。そして、フラッシュメモリ 2 の管理領域 K 3 における識別コードを参照し、該フラッシュメモリ 2 に FOF 領域 R 3 があるか否かを検索する（ステップ S 203）。

【0049】

このステップ S 203 の処理において、FOF 領域 R 3 が存在する場合には、

該F OF領域R 3内のF OFブロックを検索する処理を行う（ステップS 204）。F OF領域R 3が存在しない場合、CPUは内蔵ROM6にアクセスし、該内蔵ROM6に格納されているプログラムに基づいてメモリカード1を動作させる。

【0050】

次に、プログラム実行中に任意のファームオンフラッシュを選択する選択指示の場合のメモリカード1の動作について、図6のフローチャートを用いて説明する。

【0051】

ここでは、たとえば、ファームオンフラッシュF OF 1の処理中に、ファームオンフラッシュF OF 2を新たに選択して実行させる場合について記載するが、内蔵ROM6のプログラムの処理中に、ファームオンフラッシュF OF 1～F OF 3のいずれかを新たに選択して実行させる処理についても同様である。

【0052】

ファームオンフラッシュF OF 1のファームウェアに基づいて任意の処理が実行中である場合において（ステップS 301）、CPUは、割り込み処理やエラー処理の発生などによって選択されていない他のファームオンフラッシュF OF 2、F OF 3のいずれかの処理が必要か否かを判断する（ステップS 302）。

【0053】

選択されていない他のファームオンフラッシュF OF 2、F OF 3のいずれかの処理が必要な場合、選択するファームオンフラッシュNo.を設定する（ステップS 303）。

【0054】

そして、フラッシュメモリ2の管理領域K 3における識別コードを参照し、該フラッシュメモリ2にF OF領域R 3があるか否かを検索する（ステップS 304）。

【0055】

このステップS 304の処理において、F OF領域R 3が存在する場合には、該F OF領域R 3内のF OFブロックを検索する処理を行う（ステップS 305）

)。

【0056】

また、FOF領域R3が存在しない場合、CPUは内蔵ROM6にアクセスし、該内蔵ROM6に格納されているプログラムに基づいてメモリカード1を動作させる。

【0057】

次に、図4～図6においてそれぞれ選択されたファームオンフラッシュの検索処理について説明する。

【0058】

始めに、管理領域K3の識別コードを用いて検索する処理について、図7のフローチャートを用いて説明する。

【0059】

まず、CPUは、FOF領域R3の先頭アドレスから管理領域K3をリードし(ステップS401)、該管理領域K3の識別コードをチェックする(ステップS402)。そして、識別コードによってFOFブロックであるか否かを判別する(ステップS403)。このステップS403の処理において、チェックした識別コードがFOFブロック以外のブロックコードの場合には、処理が終了となる。

【0060】

また、ステップS403の処理でFOFブロックの場合には、管理領域K3のファームオンフラッシュNo.をチェックし(ステップS404)、該ファームオンフラッシュNo.に基づいて、ステップS403の処理におけるFOFブロックが該当するファームオンフラッシュであるか否かを判断する(ステップS405)。

【0061】

ステップS405の処理において、該当するFOFブロックでなければ、FOFブロックのアドレスをインクリメント(逆順検索する際にはデクリメント)し(ステップS406)、ステップS402～S405の処理を繰り返し実行する。

【0062】

そして、ステップS405の処理において、該当するFOFブロックが検索されると、そのファームオンフラッシュのファームウェアを内蔵RAM5にロードし（ステップS407）、該ファームウェアによる処理を行う。

【0063】

このように、ファームオンフラッシュをランダムアクセス可能な内蔵RAM5にロードすることにより、CPUは高速処理を実行することができる。

【0064】

次に、検索範囲を制限してFOFブロックを検索する場合について、図8のフローチャートを用いて説明する。この場合、パラメータセクタにFOFブロック（FOF領域R3）の範囲を示すアドレス値を設定する。

【0065】

まず、CIS・ID・パラメータ領域R4のパラメータセクタから、FOFブロックの検索範囲を取得する（ステップS501）。

【0066】

そして、FOF領域R3の先頭アドレスが、パラメータセクタから取得した検索範囲であるか否かを判断する（ステップS502）。検索範囲内でない場合は、処理が終了となる。

【0067】

また、検索範囲内である場合には、管理領域K3をリードし（ステップS503）、該管理領域K3のファームオンフラッシュNo.をチェックする（ステップS504）。

【0068】

そして、チェックしたファームオンフラッシュNo.から、FOFブロックが該当するファームオンフラッシュであるか否かを判断する（ステップS505）。

【0069】

ステップS505の処理において、該当するFOFブロックでなければ、FOFブロックのアドレスをインクリメント（逆順検索する際にはデクリメント）し

(ステップS506)、ステップS502～S505の処理を繰り返し実行する。
。

【0070】

ステップS505の処理において、該当するFOFブロックが検索されると、そのファームオンフラッシュのファームウェアを内蔵RAM5にロードし(ステップS507)、該ファームウェアによる処理を行う。

【0071】

それにより、本実施の形態によれば、フラッシュメモリ2に複数のファームオンフラッシュを設定することにより、メモリカード1の多機能化を実現することができる。

【0072】

また、複数のファームオンフラッシュによって、内蔵ROM6に格納されたプログラムを変更することなく、プログラムの修正、変更、追加などを容易に行うことができ、フレキシブルに対応することができる。

【0073】

さらに、本実施の形態において、ファームオンフラッシュFOF1～FOF3は、たとえば、セキュア機能などを有したプログラムなどのオプション機能を有するプログラムであってもよい。

【0074】

これにより、セキュア機能が要／不要のいずれのメモリカード1であっても、内蔵ROM6のプログラムを共通化することができるので、製品管理のコストを大幅に低減することができる。

【0075】

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0076】

たとえば、前記実施の形態では、メモリカードが、予めフラッシュメモリに複数のファームオンフラッシュが格納された構成としたが、ホスト機器がアップデ

ータプログラムなどを実行することにより、新たなファームオンフラッシュの追加や書き換えなどを行うようにしてもよい。

【0077】

新たなファームオンフラッシュを追加する場合には、たとえば、フラッシュメモリにおけるF O F領域に予備領域を備え、該予備領域に追加するファームオンフラッシュを格納したり、あるいはデータブロック代替領域などの他の領域に追加するファームオンフラッシュを格納する。

【0078】

それにより、よりフレキシブルに、プログラムの修正、変更、追加などに対応することができる。

【0079】

また、前記実施の形態におけるフラッシュメモリは、ある電圧レベルのしきい値を複数設定し、1ビット以上のデータを1つの不揮発性メモリセルに記憶する多値フラッシュメモリであってもよい。

【0080】

【発明の効果】

本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0081】

(1) メモリカードの多機能化などを実現することができるとともに、プログラムの修正や追加などにも迅速に対応することができる。

【0082】

(2) 上記(1)により、市場変化にフレキシブルに対応することができ、かつ低コストのメモリカードを提供することができる。

【図面の簡単な説明】

【図1】

本発明の一実施の形態によるメモリカードのブロック図である。

【図2】

図1のメモリカードに設けられたフラッシュメモリにおける内部構成の説明図

である。

【図3】

図2のフラッシュメモリに設けられた管理領域における構成説明図である。

【図4】

図1のメモリカードによるパラメータによってファームオンフラッシュを選択する際のメモリカードのフローチャートである。

【図5】

図1のメモリカードによるファームオンフラッシュ選択用コマンドを用いてファームオンフラッシュを選択してロードする場合のフローチャートである。

【図6】

図1のメモリカードによるプログラム実行中にファームオンフラッシュを選択する場合のフローチャートである。

【図7】

図1のメモリカードによる選択したファームオンフラッシュを識別コードを用いて検索するフローチャートである。

【図8】

図1のメモリカードによる選択したファームオンフラッシュを検索範囲を指定して検索するフローチャートである。

【符号の説明】

- 1 メモリカード
- 2 フラッシュメモリ（不揮発性半導体メモリ）
- 3 コントローラ
- 4 コントロールロジック
- 5 内蔵RAM（揮発性半導体メモリ）
- 6 内蔵ROM
- 7 外部RAM

F OF 1～F OF 3 ファームオンフラッシュ（ファームウェア）

A 1 ユーザアクセス領域

A 2 ユーザアクセス不可領域

R 1 データブロック領域

R 2 データブロック代替領域

R 3 FOF領域

R 4 CIS・ID・パラメータ領域

R 5 代替テーブル領域

K 1, K 2 管理領域

K 3 管理領域（ファームウェア管理領域）

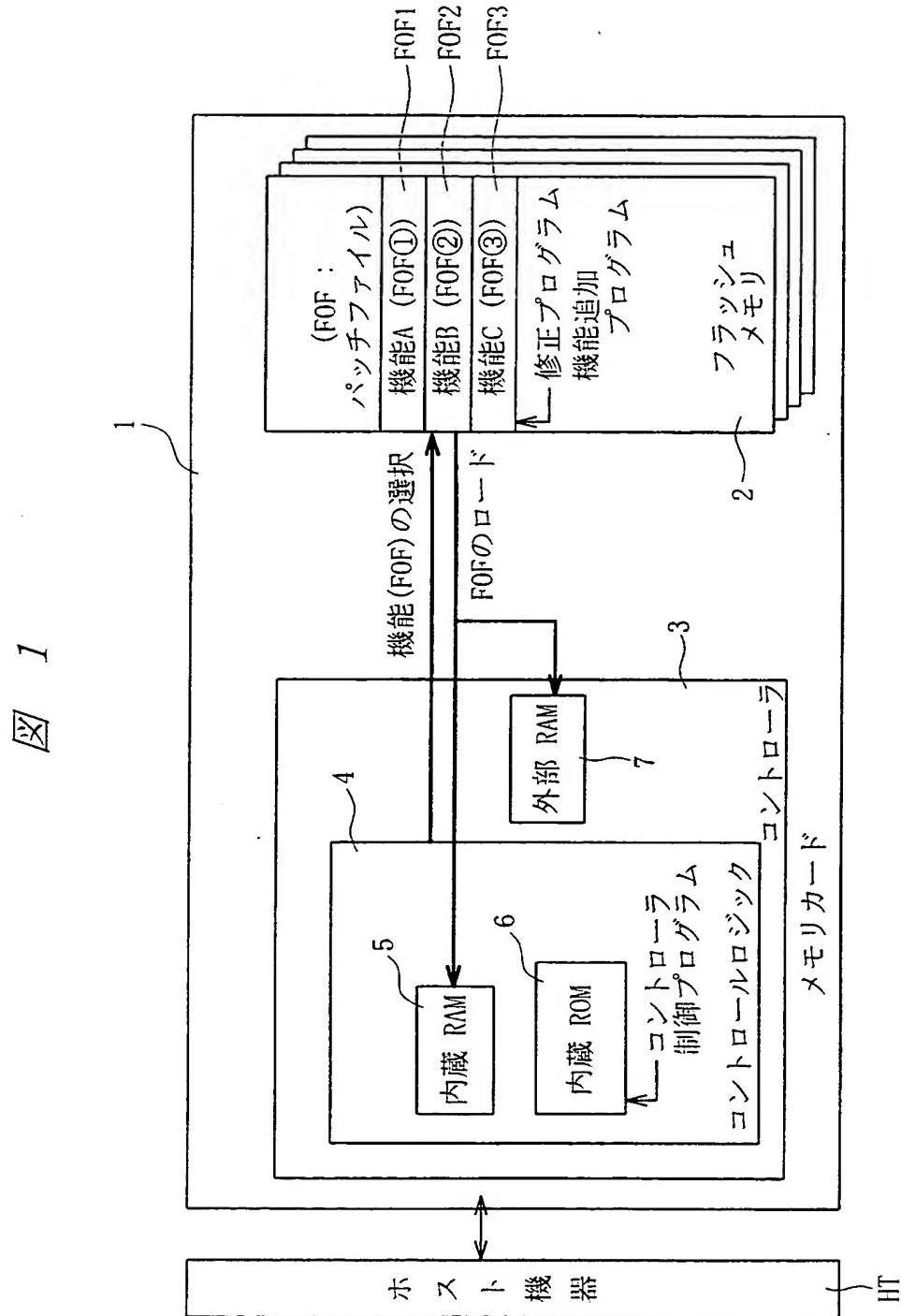
K 4, K 5 管理領域

H T ホスト機器

【書類名】

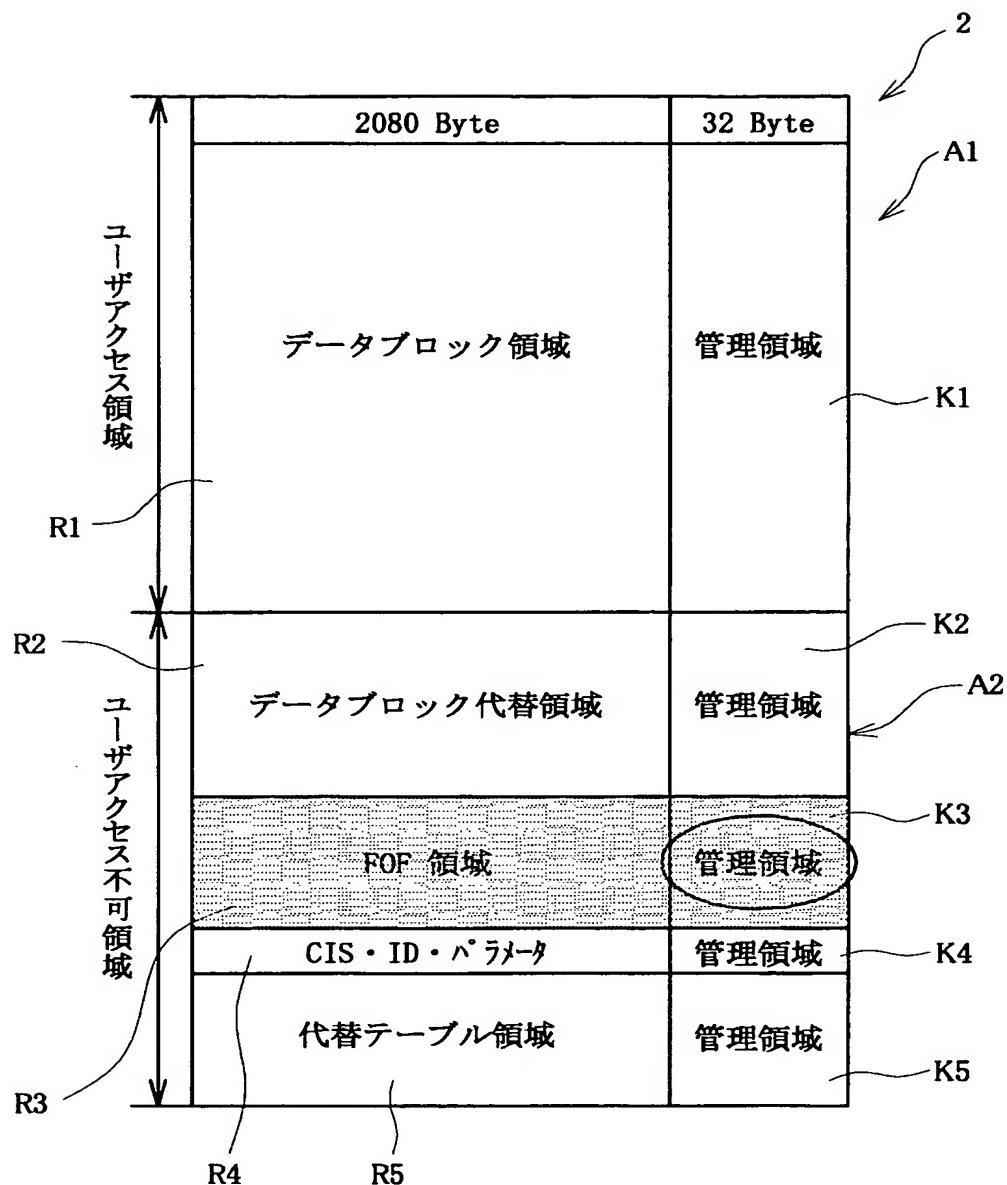
図面

【図1】

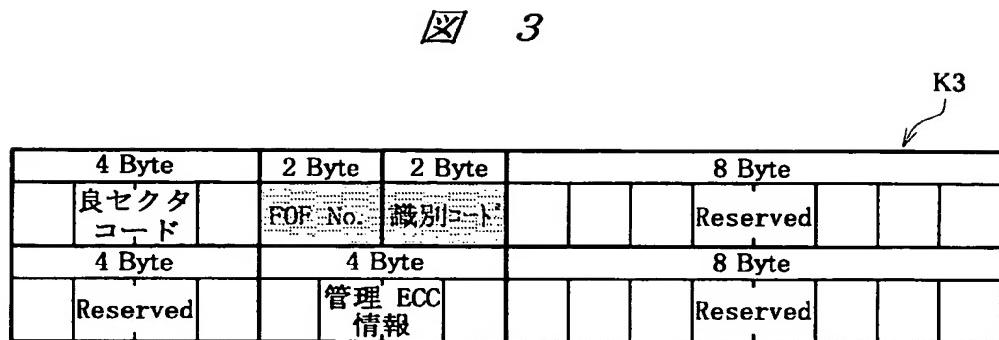


【図2】

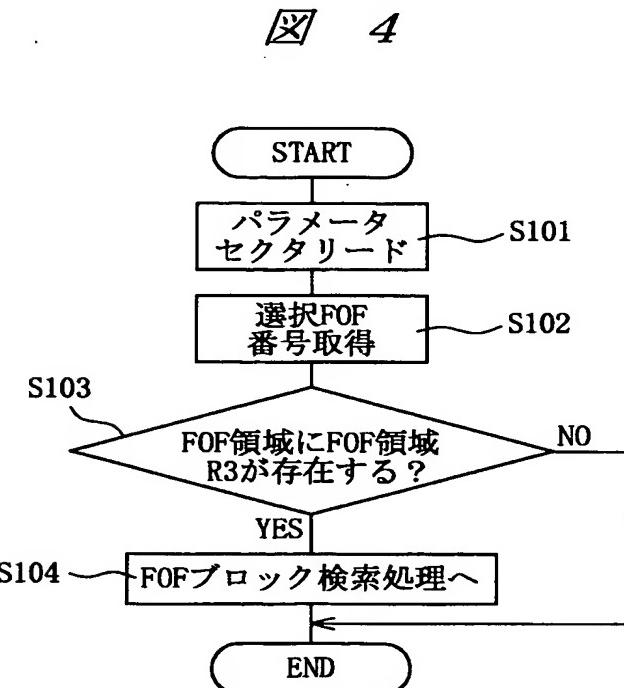
図 2



【図3】

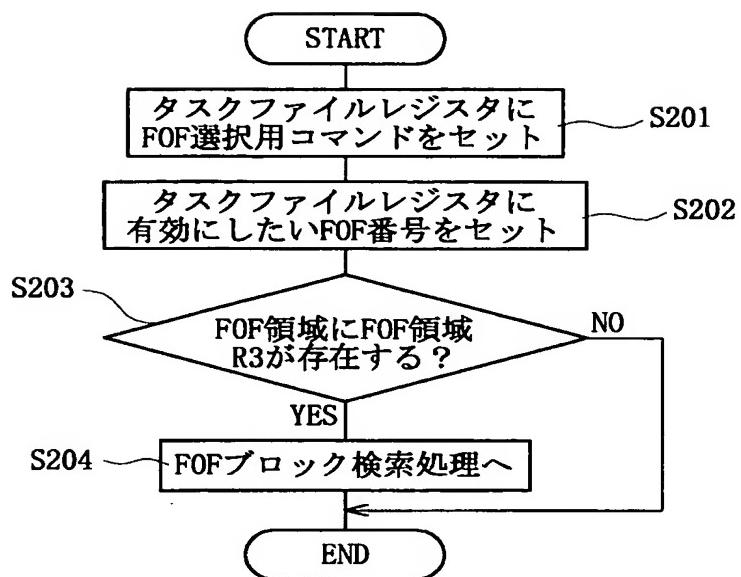


【図4】



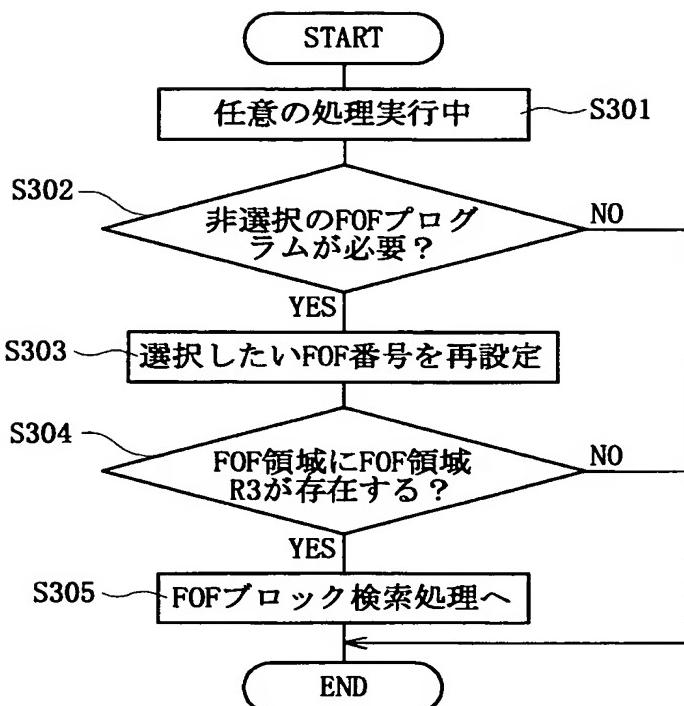
【図5】

図 5



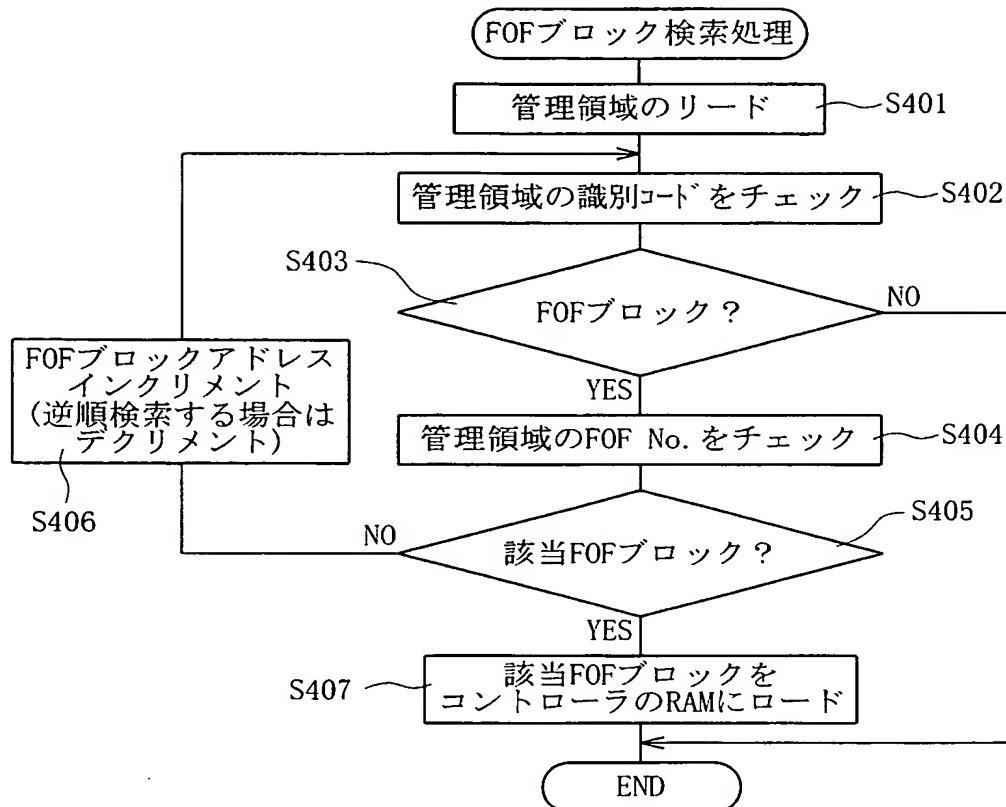
【図6】

図 6



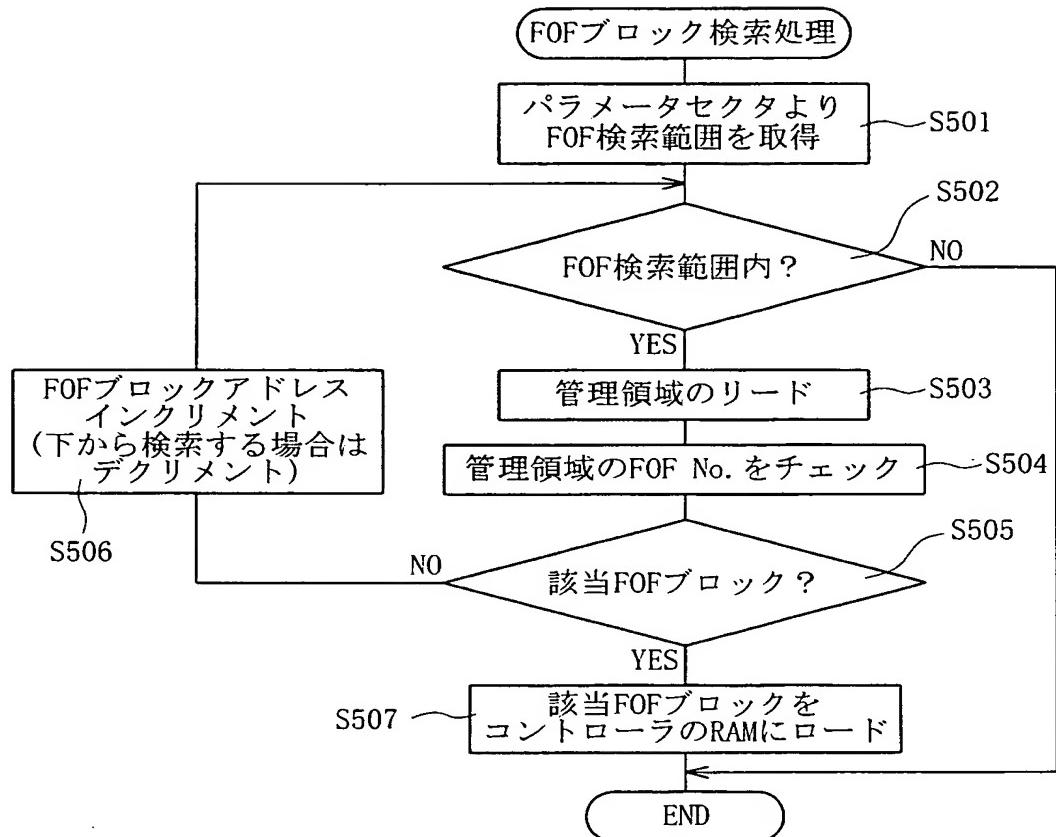
【図 7】

図 7



【図8】

図 8



【書類名】 要約書

【要約】

【課題】 複数のファームオンフラッシュから、任意のファームオンフラッシュを選択することにより、プログラムの追加修正や変更などを行う。

【解決手段】 メモリカード1において、フラッシュメモリ2には、内蔵ROM6に格納されているプログラムとは別にパッチプログラムなどの機能の追加や変更、修正などを行うプログラムであるファームオンフラッシュF OF 1～F OF 3が格納されている。そして、有効にしたいファームオンフラッシュをパラメータセクタなどによって設定し、外部RAM7にロードしてコントロールロジック4のCPUが処理を実行する。

【選択図】 図1

【書類名】 出願人名義変更届（一般承継）

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2003- 48498

【承継人】

【識別番号】 503121103

【氏名又は名称】 株式会社ルネサステクノロジ

【承継人代理人】

【識別番号】 100080001

【弁理士】

【氏名又は名称】 筒井 大和

【提出物件の目録】

【包括委任状番号】 0308729

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 特許第3154542号 平成15年4月11日付け
提出の会社分割による特許権移転登録申請書 を援用
する

【物件名】 権利の承継を証明する承継証明書 1

【援用の表示】 特願平4-71767号 同日提出の出願人名
義変更届（一般承継）を援用する

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願2003-048498
受付番号	50301194995
書類名	出願人名義変更届（一般承継）
担当官	伊藤 雅美 2132
作成日	平成15年 9月 4日

<認定情報・付加情報>

【提出日】	平成15年 7月18日
-------	-------------

特願2003-048498

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住所 東京都千代田区神田駿河台4丁目6番地
氏名 株式会社日立製作所

特願 2003-048498

出願人履歴情報

識別番号 [503121103]

1. 変更年月日 2003年 4月 1日

[変更理由] 新規登録

住 所 東京都千代田区丸の内二丁目4番1号
氏 名 株式会社ルネサステクノロジ